

BREVET D'INVENTION

P.V. n° 977.810

N° 1.406.631

Classification internationale :

G 06 b

**Comparateur numérique.**

Société dite : ROCHAR ÉLECTRONIQUE résidant en France (Seine).

Demandé le 10 juin 1964, à 16^h 47^m, à Paris.

Délivré par arrêté du 14 juin 1965.

*(Bulletin officiel de la Propriété industrielle, n° 30 de 1965.)**(Brevet d'invention dont la délivrance a été ajournée en exécution de l'article 11, § 7, de la loi du 5 juillet 1844 modifiée par la loi du 7 avril 1902.)*

L'invention se rapporte aux comparateurs numériques destinés à délivrer une information binaire lorsqu'une première grandeur numérique est supérieure à une seconde grandeur de même nature. Dans la plupart des cas, la seconde grandeur est un seuil dont le franchissement par la première grandeur doit provoquer l'intervention d'un dispositif particulier dont l'action s'exerce sur la cause de ladite première grandeur.

Il est connu d'effectuer la comparaison de deux grandeurs numériques suivant deux modes principaux : le mode parallèle et le mode série. Le mode parallèle est utilisé chaque fois que la comparaison doit être faite rapidement. En contrepartie de sa rapidité, cette façon de procéder a l'inconvénient de nécessiter l'emploi de circuits généralement complexes et par là même d'être relativement onéreuse. Quant au mode de comparaison série, il conduit à des circuits plus simples mais, par contre, nécessite des temps de fonctionnement plus longs.

L'objet de l'invention est un comparateur numérique utilisant un mode de comparaison du type parallèle, mais constitué à l'aide de circuits particulièrement simples grâce à la logique employée qui peut être qualifiée de « majoritaire ». En effet, dans l'opération de comparaison seuls les chiffres de rang supérieur des grandeurs à comparer interviennent, les chiffres de rang inférieur n'étant pris en considération qu'en cas d'identité des premières.

Selon l'invention, un ensemble de comparaison numérique, de type parallèle, destiné à délivrer une information binaire lorsqu'une grandeur numérique d'entrée X est supérieure à une grandeur numérique de référence Y, lesdites grandeurs X et Y étant exprimées en un même code déterminé et pouvant chacune comporter N chiffres, le rang le plus élevé desdits chiffres étant N, est caractérisé en ce qu'il comprend :

D'une part une série de N comparateurs élémentaires identiques de rangs 1 à N auxquels sont

respectivement appliqués les chiffres homologues des deux grandeurs à comparer, lesdits comparateurs élémentaires étant munis de deux sorties A et B et adaptés à délivrer sur lesdites sorties une information binaire dans les conditions suivantes relatives au comparateur de rang n (avec $1 \leq n \leq N$)

lorsque $X_n > Y_n$, $A_n = B_n = 1$;

lorsque $X_n = Y_n$, $A_n = B_n = 1$;

lorsque $X_n < Y_n$, $A_n = B_n = 0$;

où X_n et Y_n désignent les chiffres de rang n des deux nombres X et Y;

Et d'autre part, un réseau à $(N - 1)$ mailles disposées en échelle, chacune des N branches transversales de ladite échelle est constituée par un interrupteur adapté à être fermé quand un signal logique 1 est appliqué à son électrode de commande de fermeture, ladite électrode de commande étant reliée à la sortie A du comparateur élémentaire de même rang; dans le sens longitudinal, ladite échelle comporte, d'un côté, un conducteur commun constituant la sortie dudit ensemble de comparaison et, de l'autre côté, une série de $(N - 1)$ interrupteurs allant du rang 2 au rang N, chacun desdits $(N - 1)$ interrupteurs ayant son électrode de commande de fermeture reliée à la sortie B du comparateur élémentaire de même rang; l'alimentation du réseau est appliquée au point commun aux deux interrupteurs dont les électrodes de commande sont respectivement reliées aux sorties A et B du comparateur élémentaire de rang N.

Grâce à cette disposition, un signal 1 apparaît à la sortie de l'ensemble de comparaison numérique selon l'invention dès que l'équation logique suivante :

$$Z = A_N + B_N \cdot A_{N-1} + B_N \cdot B_{N-1} \cdot A_{N-2} + \dots \\ + B_N \dots B_2 \cdot A_1 = 1,$$

qui est élaborée par le réseau en échelle faisant partie dudit ensemble, est vérifiée.

Les caractéristiques et avantages de l'invention ressortiront d'ailleurs d'une manière plus précise de la description qui va suivre donnée uniquement à titre d'exemple non limitatif en référence au dessin dans lequel :

La figure 1 est le schéma du réseau selon l'invention;

La figure 2 est le schéma d'un comparateur élémentaire selon l'invention.

Selon la figure 1, une source d'alimentation 10 est appliquée à un réseau comprenant trois mailles 12, 14 et 16. L'entrée du réseau est le point 18 et sa sortie le point 20. Les quatre branches transversales de l'échelle formée par les trois mailles 12, 14 et 16 sont respectivement constituées par des interrupteurs 22, 24, 26 et 28 respectivement munis d'une électrode de commande de fermeture référencée A_4 , A_3 , A_2 et A_1 . Le premier côté longitudinal de l'échelle est constitué par le conducteur commun 29, terminé par la borne de sortie 20. Le second côté longitudinal de l'échelle est constitué par trois interrupteurs 30, 32 et 34 respectivement placés dans les mailles 12, 14 et 16 et munis d'une électrode de commande de fermeture référencée B_4 , B_3 et B_2 .

La figure 2 représente, référencées de 0 à 9, les dix sorties binaires de la décade X_n de rang n de la grandeur numérique d'entrée X . Ces dix sorties sont reliées aux dix plots d'un commutateur 36, respectivement référencés 40, 41 ... 48, 49, placés dans l'ordre et répartis sur un cercle. En 50, est représenté un rotor isolant, muni de deux sections métalliques circulaires, isolées l'une de l'autre, l'une 52 est de largeur uniforme et l'autre 54 possède un bossage 56. Le bord extérieur du secteur 52 et celui du bossage 56 constituent deux arcs de circonférence qui coïncident avec la circonférence sur laquelle sont disposés les plots 40 à 49. Le plot 51, référencé A_n , est également placé sur cette circonférence. Un plot 53, référencé B_n , est en contact permanent avec la partie la plus étroite de la section 54. Un axe de commande 58 fixé au rotor 36 permet au bossage 56 d'être placé en contact avec l'un des plots 40 à 49.

Pour expliquer le fonctionnement de l'ensemble de comparaison selon l'invention, on supposera, comme il est indiqué sur la figure 2, que le bossage 56 du secteur 54 est en contact avec le plot 43 et qu'en conséquence la valeur du chiffre Y_n de rang n de la grandeur numérique Y de référence est 3. Si le chiffre X_n (homologue de Y_n) de la grandeur numérique d'entrée X est supérieur à 3, le signal binaire singulier 1 qui apparaît sur l'une des sorties 4 à 9 est transmis à la sortie A_n du comparateur élémentaire cependant qu'un signal binaire 0 est présent à la sortie B_n .

Pour éviter tout couplage parasite entre les différentes entrées 1 à 9 court-circuitées par la

section 52 du commutateur 36, il est évident que, bien que non représentées, des diodes ou des résistances de séparation sont placées en amont des sorties 1 à 9.

Si $X_n = Y_n = 3$,

on a par contre $A_n = 0$ et $B_n = 1$.

Dans le cas où X_n est inférieur à 3, il est évident, d'après la réalisation de la figure 2, que l'on a : $A_n = B_n = 0$.

La figure 1 représente, à titre d'exemple, un ensemble de comparaison numérique destiné à comparer entre elles deux grandeurs numériques à quatre chiffres. Cet ensemble élabore l'équation logique :

$$Z = A_4 + B_4.A_3 + B_4.B_3.A_2 + B_4.B_3.B_2.A_1.$$

On voit donc que si l'on compare deux grandeurs X et Y , dont les chiffres des milliers et des centaines par exemple sont identiques ($X_4 = Y_4$ et $X_3 = Y_3$), les interrupteurs 30 et 32, sur les électrodes de commande de fermeture desquelles sont appliqués des signaux binaires $B_4 = B_3 = 1$, sont fermés.

Par contre, si le chiffre des dizaines X_2 est plus grand que Y_2 , l'interrupteur 26 est fermé puisqu'un signal binaire $A_2 = 1$ est appliqué à son électrode de commande de fermeture. A la sortie 20 du réseau selon l'invention apparaît une tension égale à la tension d'alimentation 10.

Un comparateur numérique selon l'invention permet donc de réaliser, rapidement et avec des moyens particulièrement simples, la comparaison binaire entre deux grandeurs numériques.

L'exemple décrit n'est bien entendu pas limitatif. L'échelle constituée par les trois mailles 12, 14 et 16 peut s'allonger en fonction du nombre de chiffres que comportent les grandeurs à comparer. Quant à la nature de l'interrupteur représenté sur le schéma de la figure 1, ce peut être soit un relais électro-mécanique, soit un transistor, ou tout autre élément à mode de fonctionnement binaire.

Il est évident, par ailleurs, que l'on peut inverser toute la logique des circuits représentés et, au lieu de la fonction Z définie ci-dessus, obtenir sur le conducteur commun 29 une fonction Z qu'il suffira ensuite d'inverser. Quant au commutateur réalisant le comparateur élémentaire selon l'invention, il peut bien entendu être réalisé d'une manière différente de celle représentée. On pourra, par exemple, utiliser un commutateur ordinaire à deux galettes sur lesquelles les courts-circuits convenables seront réalisés.

En outre, au lieu d'effectuer la comparaison entre deux grandeurs définies par un code décimal, on pourrait, à l'aide d'un ensemble de comparaison réalisé sur le même schéma, effectuer la comparaison entre des grandeurs binaires. Seuls les comparateurs élémentaires seraient alors modifiés. Au lieu d'être constitué par un commutateur à dix positions,

chacun de ces comparateurs serait alors par exemple un inverseur à deux paires de contacts.

RÉSUMÉ

1. Ensemble de comparaison numérique, de type parallèle, destiné à délivrer une information binaire lorsqu'une grandeur numérique d'entrée X est supérieure à une grandeur numérique de référence Y , lesdites grandeurs X et Y étant exprimées en un même code déterminé et pouvant chacune comporter N chiffres, le rang le plus élevé desdits chiffres étant N , est caractérisé en ce qu'il comprend :

D'une part, une série de N comparateurs élémentaires identiques de rang 1 à N auxquels sont respectivement appliqués les chiffres homologues des deux grandeurs à comparer, lesdits comparateurs élémentaires étant munis de deux sorties A et B et adaptés à délivrer sur lesdites sorties une information binaire dans les conditions suivantes relatives au comparateur de rang n (avec $1 \leq n \leq N$)

lorsque $X_n > Y_n$, $A_n = \bar{B}_n = 1$,

lorsque $X_n = Y_n$, $\bar{A}_n = B_n = 1$,

lorsque $X_n < Y_n$, $A_n = B_n = 0$,

X_n et Y_n désignant les chiffres de rang n des nombres X et Y ;

Et, d'autre part, un réseau à $(N - 1)$ mailles disposées en échelle, chacune des N branches transversales de ladite échelle est constituée par un interrupteur adapté à être fermé quand un signal logique 1 est appliqué à son électrode de commande de fermeture, ladite électrode de commande étant reliée à la sortie A du comparateur

élémentaire de même rang; dans le sens longitudinal, ladite échelle comporte, d'un côté, un conducteur commun constituant la sortie dudit ensemble de comparaison et, de l'autre côté, une série de $(N - 1)$ interrupteurs allant du rang 2 au rang N , chacun desdits $(N - 1)$ interrupteurs ayant son électrode de commande de fermeture reliée à la sortie B du comparateur élémentaire de même rang; l'alimentation du réseau est appliquée au point commun aux deux interrupteurs dont les électrodes de commande sont respectivement reliées aux sorties A et B du comparateur élémentaire de rang N .

2. Un comparateur élémentaire destiné à comparer deux chiffres décimaux de rang n est caractérisé en ce qu'il est constitué par un commutateur à dix positions muni d'un stator et d'un rotor, ledit stator possède dix plots d'entrée et deux plots de sortie référencés A_n et B_n , les dix plots d'entrée étant reliés dans l'ordre aux dix sorties binaires d'un registre décimal, cependant que ledit rotor est équipé de deux sections conductrices isolées l'une de l'autre, la première section étant adaptée à établir le contact entre l'un des dix plots d'entrée et le plot de sortie référencé B_n , et la seconde section étant adaptée à établir un court-circuit entre tous les plots de rang supérieur au plot d'entrée en contact avec la première section et le plot de sortie référencé A_n .

Société dite : ROCHAR ÉLECTRONIQUE

Par procuration :

André CHARMEIL

FIG . 1

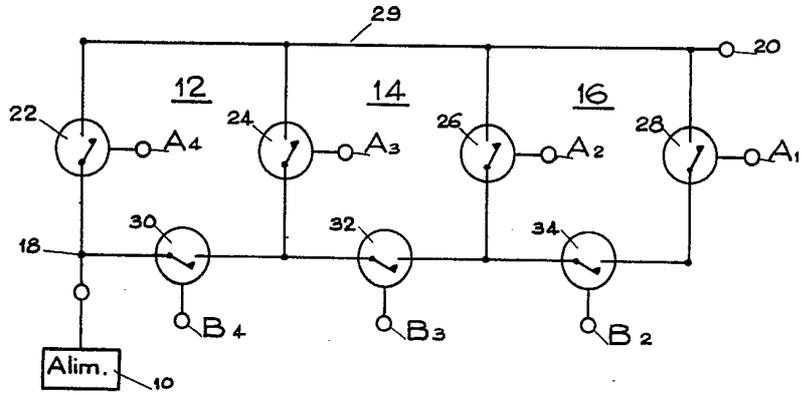


FIG . 2

